



# Unidad 4 - Procesamiento paralelo.

Docente: Ernesto Leal

Equipo:

Jessica Fierro

Luis Navejas

Wendy González

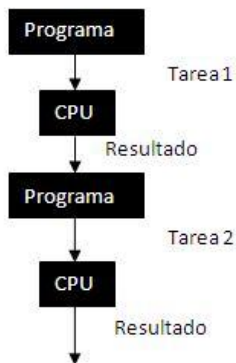
Arquitectura de  
computadoras

Introducción | Cuestionario |  
Conclusiones

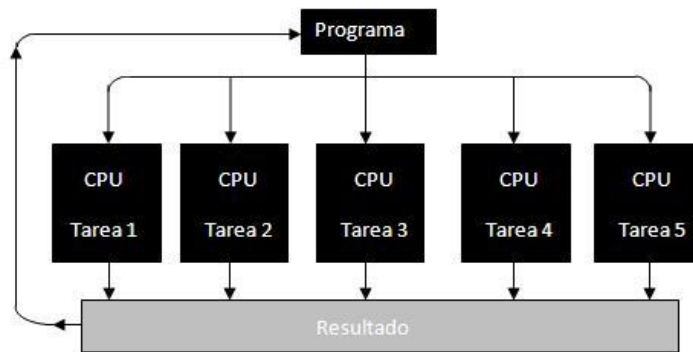
## INTRODUCCIÓN

El paralelismo en las instrucciones hace referencia al grado en que las instrucciones de un programa pueden ejecutarse en paralelo. Esto es aprovechado por un procesador superescalar. Un procesador escalar utiliza múltiples cauces de instrucciones independientes. Cada cauce consta de múltiples etapas, de modo que puede tratar varias instrucciones a la vez. El hecho de que haya varios cauces introduce un nuevo nivel de paralelismo, permitiendo que varios flujos de instrucciones se procesen simultáneamente.

PROCESAMIENTO EN SERIE



PROCESAMIENTO EN PARALELO



## CUESTIONARIO

### 1. *¿Qué se entiende por paralelismo?*

Varios flujos de instrucciones se procesan/ ejecutan simultáneamente.  
Grado de instrucciones que un programa puede ejecutar en paralelo.

### 2. *Define procesador escalar.*

Es aquel que usa múltiples cauces de instrucciones independientes. Capta varias instrucciones a la vez, y a continuación intenta encontrar instrucciones cercanas independientes entre sí y puedan ejecutarse en paralelo.

### 3. *¿Qué significan las siglas CISC y RISC?*

RISC: Computador de Repertorio Reducido de Instrucciones. (Reduced Instruction Set Computer)

CISC: Computador de Repertorio Complejo de Instrucciones. (Complex Instruction Set Computing)

### 4. *¿Cuál es la ventaja de un enfoque superescalar?*

Su habilidad para ejecutar instrucciones en diferentes cauces de manera independiente y concurrente. Permitiendo que las instrucciones se ejecuten en un orden diferente al del programa

### 5. *¿Por qué la supersegmentación permite alcanzar mayores prestaciones?*

La supersegmentación aprovecha el hecho de que muchas etapas del cauce realizan tareas que requieren menos de medio ciclo de reloj. De este modo doblando la velocidad de reloj interna se permite la realización de dos tareas en un ciclo de reloj externo.

### 6. *¿Cuáles son las cinco limitantes que se presentan a la hora de implementar el paralelismo?*

- Dependencia de datos verdadera.
- Dependencia relativa al procedimiento.
- Conflicto en los recursos.

- Dependencia de salida.
- Anti dependencia.

7. *¿En qué consiste el paralelismo de las instrucciones y paralelismo de la máquina?*

El paralelismo en las instrucciones depende de la frecuencia de dependencias de datos verdaderas y dependencias relativas al procedimiento que haya en el código. Estos factores dependen a su vez de la arquitectura del repertorio de instrucciones y de la aplicación.

El paralelismo de la máquina es una medida de la capacidad del procesador para sacar partido al paralelismo en las instrucciones. El paralelismo de la máquina depende del número de instrucciones que pueden catarse y ejecutarse al mismo tiempo y de la velocidad y sofisticación de los mecanismos que usa el procesador para localizar instrucciones independientes.

8. *Explica brevemente cada una de las políticas de emisión de instrucciones.*

Emisión en orden y finalización en orden: la política de emisión de instrucciones más sencilla es emitir instrucciones en el orden exacto en que lo haría una ejecución secuencial (emisión en orden) y escribir los resultados en ese mismo orden (finalización en orden).

Emisión en orden y finalización desordenada: la finalización desordenada se usa en los procesadores RISC escalares para mejorar la velocidad de las instrucciones que necesitan ciclos. Con la finalización desordenada, puede haber cualquier número de instrucciones en la etapa de ejecución en un momento dado, hasta alcanzar el máximo grado de paralelismo de la máquina ocupando todas las unidades funcionales.

Emisión desordenada y finalización desordenada: con la emisión en orden el procesador solo decodificará instrucciones hasta el punto de dependencia o conflicto. No se decodifican más instrucciones hasta que el conflicto se resuelve por consiguiente el procesador no puede buscar más allá del punto de conflicto instrucciones que podrían ser independientes de las que hay en el cauce y podrían introducirse provechosamente en este.

9. *Describe de manera muy breve el funcionamiento del Pentium4.*

1. El procesador capta instrucciones de memoria en el orden en que aparecen en el programa estático.
2. Cada instrucción se traduce en una o más instrucciones RISC de tamaño fijo conocidas como micro operaciones o micro-ops.
3. El procesador ejecuta las micro-ops en una organización de cause superescalar de modo se pueden ejecutar desordenadas.
4. El procesador entrega los resultados de la ejecución de cada micro-op al conjunto de registros en el orden del flujo del programa original.

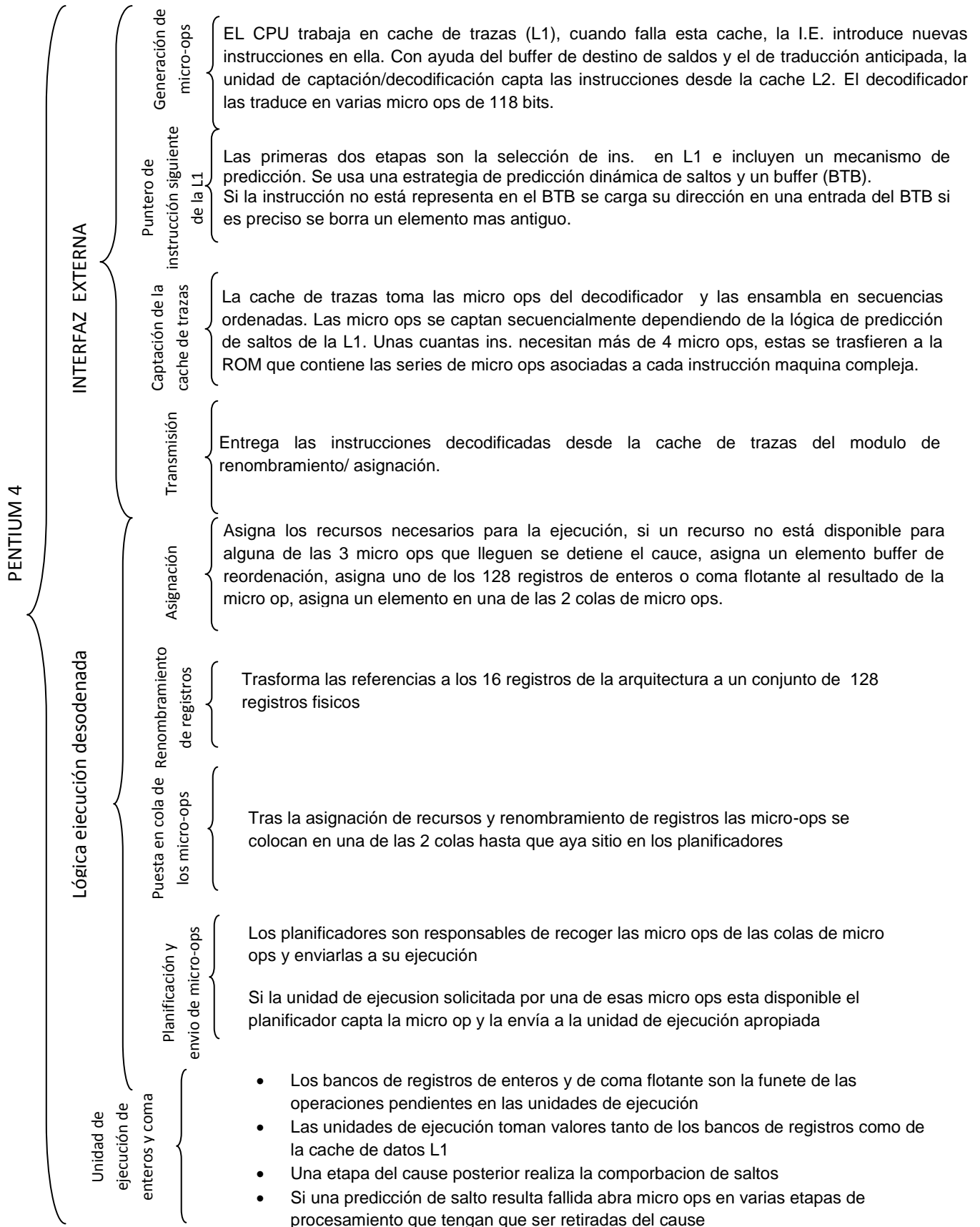
10. *¿Qué son las micro operaciones?*

Son Instrucciones RISC de tamaño fijo presentadas en un reducido número de formatos.

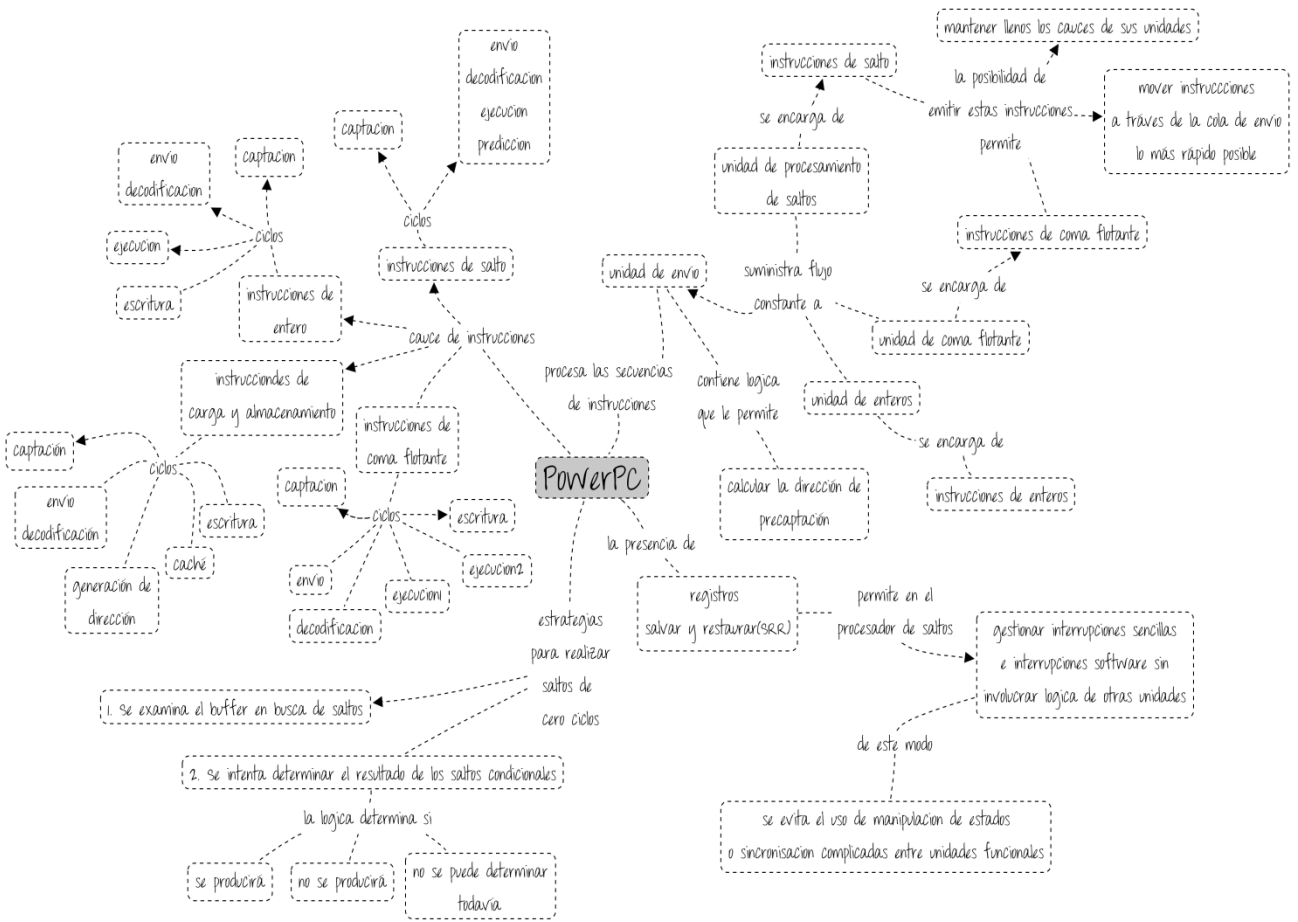
Son más fáciles de manejar que las instrucciones originales.

Sólo las instrucciones de carga y almacenamiento acceden a la memoria de datos.

11. Elabora un cuadro sinóptico que incluya lo siguiente respecto al Pentium 4: interfaz externa, lógica de ejecución desordenada, unidades de ejecución de enteros y punto flotante.



12. Elabora un mapa conceptual en el que muestre la conceptualización del funcionamiento de POWERPC.



## CONCLUSIONES

El procesamiento paralelo permite realizar varias tareas a la vez así como el ahorro de tiempo en ejecución, es importante destacar que no todas las instrucciones pueden ejecutarse a la vez pues al ser dependientes de otras, tienen que esperar a que su predecesora se realice y así poder ejecutarse. También que hay un límite de operaciones que pueden realizarse de manera simultánea, pero con el avance tecnológico; el aumento en las capacidades de los CPU, memoria y demás, este límite crece.



## **Referencias Bibliográficas**

Stallings, William (2005). Organización y Arquitectura de Computadoras. Madrid: Pearson Educación, S.A. 7ª Edición, pp. 527